

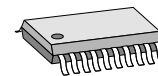
### EIGENSCHAFTEN

- ◆ Lineare 4fach Hallsensoranordnung für Polabstand 2,56 mm
- ◆ Unempfindlich gegen magnetische Fremdfelder durch differenzielle Signalauswertung
- ◆ Interpolator mit 8-bit für Linearauflösung von 20 µm
- ◆ Lineargeschwindigkeiten bis zu 5 m/s
- ◆ Gepufferte Ausgänge für Signalausgabe
- ◆ Konfigurationseingänge zur Einstellung der Betriebsarten
- ◆ Analoge Betriebsarten:
  - Sinus/Cosinus-Signale mit 2 V<sub>SS</sub> geregelter Amplitude
  - Dreieck/Sägezahn-Signale mit einstellbarer Amplitude
- ◆ Digitale Betriebsarten:
  - A/B Quadratursignale mit Z-Nullimpuls
  - Zählimpulse für externe Binärzähler
- ◆ Kaskadierungsmöglichkeit in Chain-Betriebsarten zur Auswertung von mehreren Koordinaten (x, y, z)
- ◆ Fehlersignalausgabe bei unzureichender Magnetfeldstärke
- ◆ Zusätzliche Betriebsarten mit Stromsparmodes und Standby-Betriebsart
- ◆ Erweiterter Temperaturbereich von -40 bis +125 °C

### ANWENDUNGEN

- ◆ Analoge/digitale Linearsensoren
- ◆ Inkrementaler Linear-Encoder
- ◆ Abtastung von Polrädern
- ◆ Absolute Wegbestimmung
- ◆ Kontaktloser Schiebeschalter/Linearpotentiometer
- ◆ Kommutierung von magnetischen Linearantrieben
- ◆ Füllstandsmesser

### GEHÄUSE

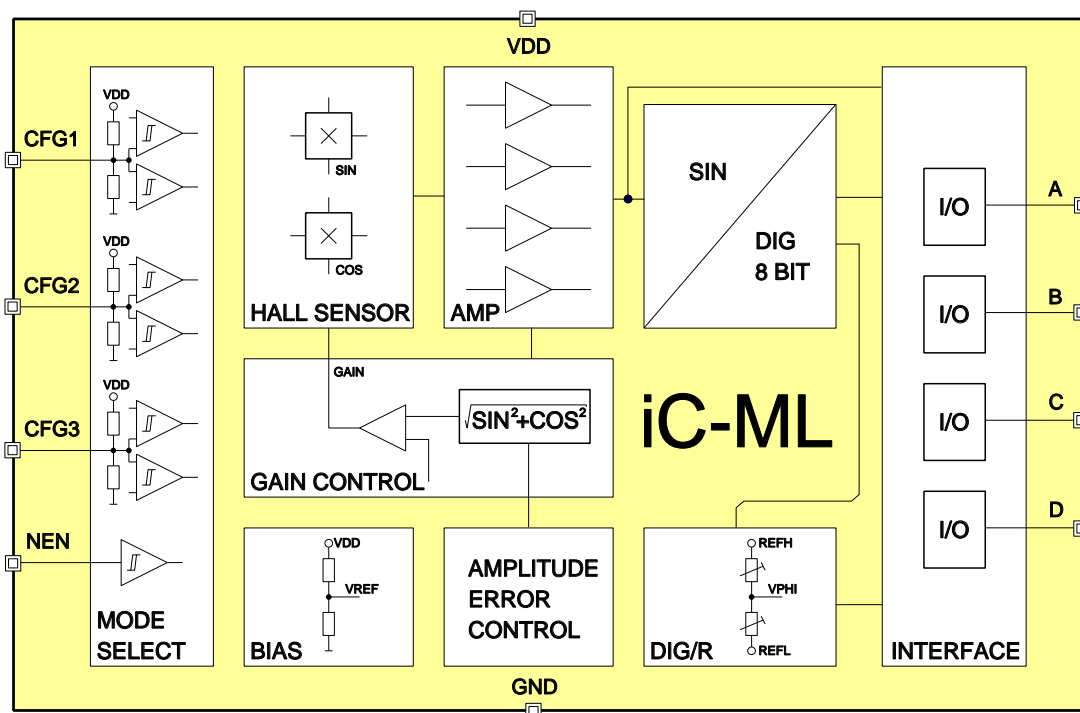


TSSOP20



Die-Größe  
4.4 mm x 1.9 mm

### BLOCKSCHALTBILD



### KURZBESCHREIBUNG

Der CMOS-Baustein iC-ML enthält vier Hall-Sensoren mit einer für 2,56 mm Magnetpolabstand ausgelegten Sensoranordnung. Diese ermöglicht eine fehlertolerante Justage des Bausteins zum Magnetband und reduziert somit den Montageaufwand. Die integrierte Signalaufbereitung stellt am Ausgang ein auf 2 V<sub>SS</sub> geregeltes differenzielles Sinus-/Cosinus-Signal bereit. Der Sensor erzeugt pro 5,12 mm Magnetperiode eine Signalperiode, innerhalb der eine eindeutige absolute Wegbestimmung möglich ist. Die interne Amplitudenregelung erzeugt dabei eine von Magnetfeldstärke, Versorgungsspannung und Temperatur unabhängige konstante Amplitude. Desweiteren stehen Signale zur Beurteilung der Sensoramplitude zur Verfügung, so dass eine Überprüfung des Sensorabstand entlang des Magnetbandes während der Montage ermöglicht wird.

Mit Hilfe des integrierten 8-Bit-Sinus-Digital-Wandlers wird aus den Sinus-/Cosinus-Signalen die Position des Sensors relativ zur Magnetperiode bestimmt.

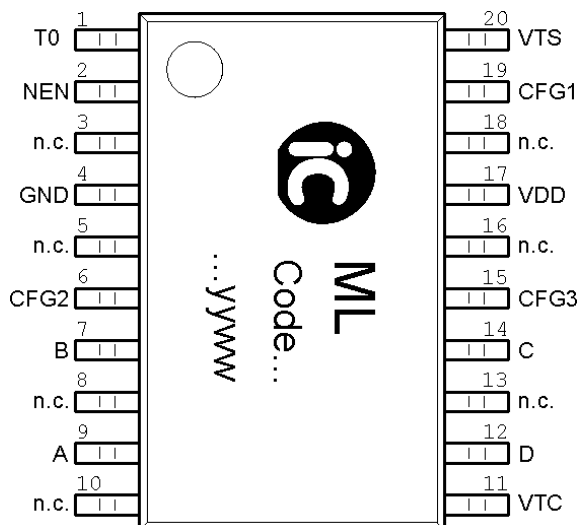
Diese wird über eine inkrementale Schnittstelle in einstellbaren Auflösungen von 6, 7 und 8-bit ausgegeben. Der Nullpunkt jeder Magnetperiode wird über einen Indeximpuls angezeigt. Bis zu Verfahrensgeschwindigkeiten von 5 m/s können die Zählsignale in der maximalen Auflösung generiert werden.

Die abgetastete Wegstrecke kann über den internen D/A-Wandler wieder in ein periodisch lineares Analogsignal gewandelt werden, wobei die Amplitude frei über externe Pins einstellbar ist. Wahlweise kann eine Sägezahn- oder eine Dreiecksspannung bereitgestellt werden. Der iC-ML lässt sich zur Abtastung mehrerer Koordinaten in drei Chain-Betriebsarten leicht kaskadieren. Die Positionen der einzelnen Koordinaten sind dann über einen gemeinsamen Bus abfragbar.

Zusammen mit einem Magnetband stellt dieser Baustein ein Lineargebersystem mit magnetischer Abtastung dar.

### GEHÄUSE TSSOP20 nach JEDEC

#### PIN-BELEGUNG TSSOP20



#### PIN-FUNKTIONEN

##### Nr. Name Funktion

1	T0	Test Pin (mit GND verbinden)
2	NEN	Not Enable
3	n.c.	
4	GND	Masse
5	n.c.	
6	CFG2	Konfigurationseingang 2
7	B	Bidirektionaler Ein-/Ausgang B
8	n.c.	
9	A	Bidirektionaler Ein-/Ausgang A
10	n.c.	
11	VTC	Test Pin (nicht beschalten)
12	D	Bidirektionaler Ein-/Ausgang D
13	n.c.	
14	C	Bidirektionaler Ein-/Ausgang C
15	CFG3	Konfigurationseingang 3
16	n.c.	
17	VDD	+5 V Versorgungsspannung
18	n.c.	
19	CFG1	Konfigurationseingang 1
20	VTS	Test Pin (nicht beschalten)

### GRENZWERTE

Keine Zerstörung, Funktion nicht garantiert.

Kenn-Nr.	Formelzeichen	Benennung	Bedingungen			Einh.
				Min.	Max.	
G001	VDD	Versorgungsspannung		-0.3	6	V
G002	V()	Spannung an A, B, C, D, NEN, CFG1, CFG2	$V() < VDD + 0.3 V$	-0.3	6	V
G003	Imx(VDD)	Strom in VDD		-30	30	mA
G004	Imx(GND)	Strom in GND		-30	30	mA
G005	Imx()	Strom in A, B, C, D, NEN, CFG1, CFG2		-10	10	mA
G006	Ilu()	Pulsstrom in allen Pins (Latch-up-Festigkeit)	Pulsdauer < 10 $\mu$ s	-100	100	mA
G007	Vd()	ESD-Prüfspannung an allen Pins	HBM, 100 pF entladen über 1.5 k $\Omega$		2	kV
G008	Ts	Lager-Temperatur		-40	150	°C

### THERMISCHE DATEN

Betriebsbedingungen: VDD = 5 V  $\pm$  10 %

Kenn-Nr.	Formelzeichen	Benennung	Bedingungen	Min.	Typ	Max.	Einh.
T01	Ta	Zulässiger Umgebungstemperaturbereich		-40		125	°C
T02	Rthja	Thermischer Widerstand Chip/Umgebung	auf Board gelötet, ohne besondere Kühlmassnahmen			75	K/W

### KENNDATEN

Betriebsbedingungen: VDD = 5 V ±10 % , Tj = -40 ... 125 °C, wenn nicht anders angegeben

Kenn-Nr.	Formelzeichen	Benennung	Bedingungen				Einh.
				Min.	Typ	Max.	
<b>Allgemeines</b>							
001	VDD	Zulässige Versorgungsspannung		4.5	5	5.5	V
002	I(VDD)	Zulässige Versorgungsspannung	Pins offen, normaler Betrieb PRM (Stromsparmodus)		14 7	20 10	mA mA
003	I(VDD)sb	Strom in VDD (Standby)	NEN = VDD			200	µA
004	td(VDD)on	Einschaltverzögerung	VDD > 4 V, s. Bild 9		10		µs
005	td(VDD)off	Ausschaltverzögerung	VDD < 2.6 V		10		µs
<b>Hall Sensor</b>							
101	Hext	Zulässige externe Feldstärke	auf Chip-Oberfläche	20	50	100	kA/m
102	psens	Pitchmaß Hall-Sensorarray	s. Bild 1		1.28		mm
103	ysens	Abstand des Hall-Sensorarrays von der Chipmitte	s. Bild 1		0.7		mm
104	xdis	Versatz Mittelpunkt Hall-Sensorarray zu Mittelpunkt Gehäuse	im TSSOP20-Gehäuse, s. Bild 2	-0.2		0.2	mm
105	ydis	Versatz Mittelpunkt Hall-Sensorarray zu Mittelpunkt Gehäuse	im TSSOP20-Gehäuse, s. Bild 2	-0.2		0.2	mm
106	φdis	Verdrehung Chip im Gehäuse	im TSSOP20-Gehäuse, s. Bild 2	-3		3	DEG
107	hsens	Abstand Oberkante Chip zu Oberkante Gehäuse	im TSSOP20-Gehäuse, s. Bild 2		400		µm
<b>Signalaufbereitung</b>							
201	Voff	Offset	am Ausgang, bei 20 kA/m Magnetfeldamplitude	-50		50	mV
202	TC(Voff)	Offset-Temperaturkoeffizient		-50		50	µV/K
203	Vdc	Mittelwert Ausgangsspannung		45	50	55	%VDD
204	Ratio	Verstärkungsverhältnis SIN/COS		0.95	1.00	1.05	
205	fhc	Grenzfrequenz			20		kHz
206	t()settle	Amplitudeneinschwingzeit	70 % Amplitude, Hext = 40 kA/m		80	150	µs
207	V()gain	Verstärkungsüberwachung		0.05		4.0	V
208	V()ampl	Sinus/Cosinus-Amplitude	V()ampl = V()max - Vdc	0.9	1.0	1.1	V
<b>Sinus-Digital-Wandler</b>							
301	AArel	Relativer Winkelfehler	bezogen auf Ausgangsperiode, s. Bild 3	-20		20	%
302	f(OSC)	Oszillatorfrequenz		200	256	300	kHz
303	TC(OSC)	Temperaturdrift Oszillatorfrequenz			-0.1		%/K
304	hys	Hysterese Wandlerkern			1		LSB
<b>Konfigurationseingänge CFG1, CFG2, CFG3</b>							
401	Vt()hi	Schwellspannung high		60		78	% VDD
402	Vt()lo	Schwellspannung low		25		40	% VDD
403	V0()	Mittenspannung (Leerlauf)		43		57	% VDD
404	Ri()	Innenwiderstand		45	150	450	kΩ
<b>Freigabeeingang NEN</b>							
501	Vt()hi	Schwellspannung high				2	V
502	Vt()lo	Schwellspannung low		0.8			V
503	Vt()hys	Hysterese	Vt()hys = Vt()hi - Vt()lo	300			mV
504	Ipu()	Pull-up Strom	V() = 0...VDD - 1 V	-240	-120	-25	µA
<b>Digitale Ausgänge: A, B, C, D</b>							
601	Vs()hi	Sättigungsspannung high	Vs()hi = VDD - V(), I() = -4 mA			0.4	V
602	Vs()lo	Sättigungsspannung low	I() = 4 mA			0.4	V
603	tr()	Anstiegszeit	CL() = 50 pF			60	ns
604	tf()	Abfallzeit	CL() = 50 pF			60	ns

### KENNDATEN

Betriebsbedingungen:  $V_{DD} = 5V \pm 10\%$ ,  $T_j = -40 \dots 125^\circ C$ , wenn nicht anders angegeben

Kenn-Nr.	Formelzeichen	Benennung	Bedingungen	Min.	Typ	Max.	Einh.
605	$I_{lk}()$	Leckstrom	$NEN = high, V() = 0 \dots V_{DD}$	-5		5	$\mu A$
606	$V_c()_{hi}$	Klemmspannung high	$V_c()_{hi} = V() - V_{DD}, NEN = high, I() = 4 mA$	0.3		1.6	V
607	$V_c()_{lo}$	Klemmspannung low	$NEN = high, I() = -4 mA$	-1.5		-0.3	V
<b>Digitale Eingänge: A, B, C, D</b>							
701	$V_t()_{hi}$	Schwellspannung high				2	V
702	$V_t()_{lo}$	Schwellspannung low		0.8			V
703	$V_t()_{hys}$	Hysterese	$V_t()_{hys} = V_t()_{hi} - V_t()_{lo}$	300			mV
704	$I_{pd}()$	Pull-Down-Strom	$V() = 1 V \dots V_{DD}$	10	30	50	$\mu A$
<b>Analoge Ausgänge: A, B, C, D</b>							
801	SR	Slew Rate		2			$V/\mu s$
802	$f_{hc}()$	Grenzfrequenz		500			kHz
803	$I()$	Ausgangsstrom		-1		1	mA
804	$R()_{eda}$	Eingangswiderstand DA-Wandler	zwischen Pin B und Pin C	6	8	10	$k\Omega$
805	$R()_{ada}$	Ausgangswiderstand DA-Wandler PORT A	an Pin A		100		$k\Omega$

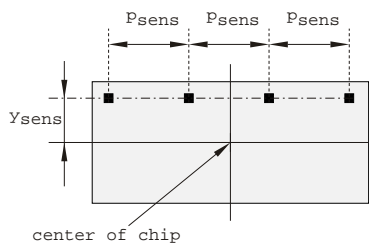


Bild 1: Lage der Hallensoren auf dem chip

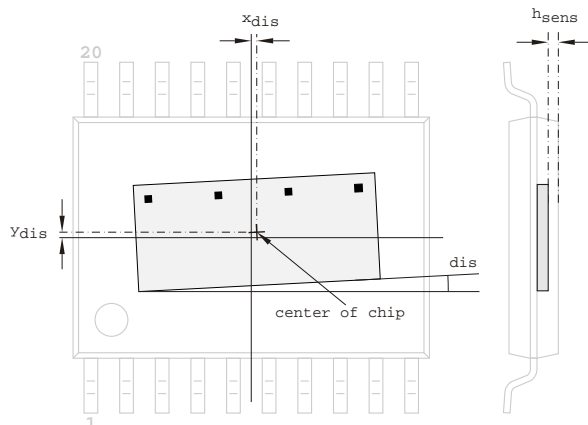


Bild 2: Position des Chips im TSSOP20-Gehäuse

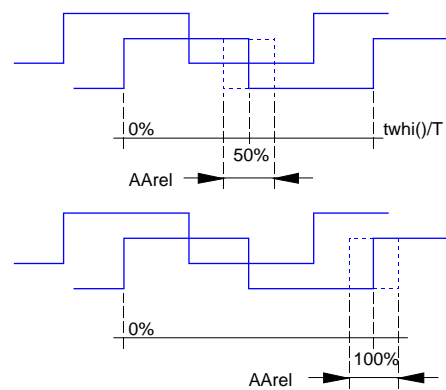


Bild 3: Definition des relativen Winkelfehlers

### BETRIEBSBEDINGUNGEN: Logik

Betriebsbedingungen:  $V_{DD} = 5V \pm 10\%$ ,  $T_j = -40 \dots 125^\circ\text{C}$ , wenn nicht anders angegeben  
 Eingangsspiegel low =  $0 \dots 0.45V$ , high =  $2.4V \dots V_{DD}$ , Bezugspegel für Zeitangaben nach Bild 4

Kenn-Nr.	Formelzeichen	Benennung	Bedingungen	Min.	Max.	Einh.
<b>Logik</b>						
I001	ts(NEN)	Setup Zeit NEN	CLK : low $\rightarrow$ high, s. Bild 15	30		ns
I002	tp(NEN)	Verzögerungszeit NENO	CLK : high $\rightarrow$ low, s. Bild 15		30	ns
I003	tp(SIG1)	Verzögerungszeit SIG1	CL() = 50 pF, s. Bild 15		60	$\mu\text{s}$
I004	tp(SIG2)	Verzögerungszeit SIG2	CL() = 50 pF, s. Bild 15		2	$\mu\text{s}$
I005	tp(CFGx)	Vorbereitungszeit an CFGx, x = 1..3	s. Bild 9		4	$\mu\text{s}$

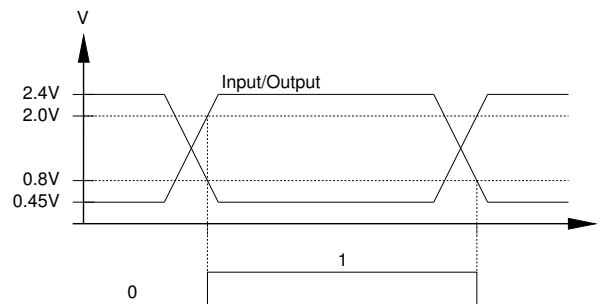


Bild 4: Bezugspegel für Zeitangaben

### Sensor-Prinzip

Der Baustein iC-ML stellt zusammen mit einem Magnetband ein komplettes Lineargeber-System dar. Die lineare Hallsensoranordnung des iC-ML mit einem Sensorpitch von 1,28 mm ist für ein Magnetband mit einer Polteilung von 2,56 mm (5,12 mm magnetischer Periode) direkt einsetzbar. Bei einer Auflösung von 8 bit entspricht ein Inkrementalwert einer Wegstrecke von 20  $\mu\text{m}$ . In gleicher Weise kann der iC-ML auch für Polräder zur Drehwinkelerfassung verwendet werden.

Bei Magnetbändern (oder Polrädern) mit kleinerer Polteilung als 2,56 mm kann eine Anpassung an deren Polteilung durch Verdrehung des iC-ML in Bezug auf die Bewegungsrichtung des Bandes erreicht werden, so dass die Projektion des Hallsensor-Pitches mit der des Bandes übereinstimmt.

Von den vier Hall-Sensoren des iC-ML werden jeweils zwei Sensoren als Paar zur Erzeugung der Sinus- bzw. Cosinusignale verwendet. Jedes Sensorpaar tastet das Magnetband im Abstand einer halben magnetischen Periode ab. Aus den Differenzen der Hallspannungen jedes Sensorpaars werden die internen Sinus- und Cosinus-Signalspannungen generiert. Aufgrund der Differenzbildung sind die Signalspannungen unempfindlich gegen magnetische Gleichfelder und unterschiedlich breite Polteilungen.

Zusätzlich sind bauartbedingt die Hallensoren unempfindlich für parallel zur Chipoberfläche gerichtete Komponenten des Magnetfeldes.

### Mechanische Anordnung und Signaldefinition

Das Bild 5 zeigt die Anordnung des iC-ML zum Magnetband. Die x-Richtung des angegebenen Koordinatensystems liegt in Laufrichtung des Magnetbandes. Chip Ebene und Magnetbandebene liegen parallel zueinander und bezüglich des Koordinatensystems so angeordnet, dass die z-Koordinate senkrecht zu diesen Ebenen steht. Die an der oberen Chipkante lokalisierten Hallensensoren des iC-ML sollten für optimale Magnetfeldeinkopplung mittig zum Magnetband liegen.

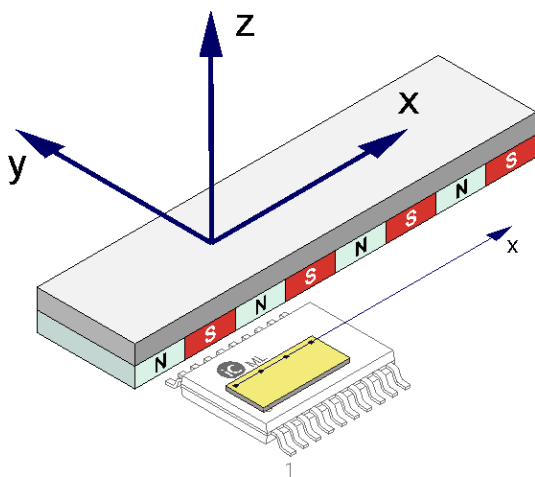


Bild 5: Anordnung des Magnetband zum iC-ML

Polräder werden je nach Magnetisierungsrichtung auf der Fläche oder an der Peripherie abgetastet. Damit der Pitch des Hallsensorarray mit der periodischen magnetischen Aufeinanderfolge der magnetischen Sekto-

ren übereinstimmt, muß der Abtastradius geeignet gewählt werden.

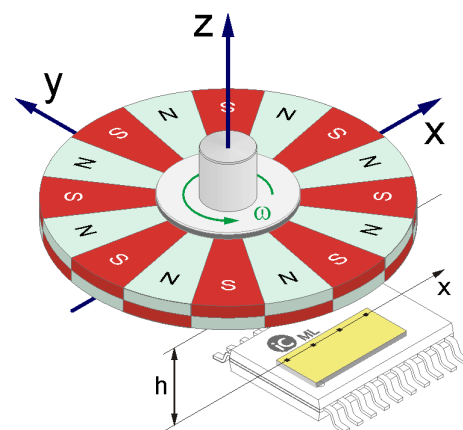


Bild 6: Abtastung eines Polrades auf der Fläche mit dem iC-ML

Für die sich nach diesem Aufbau ergebenden Ausgangssignale wird hier beispielhaft die analoge Betriebsart (S-Sensor) betrachtet. Der Nullpunkt des Magnetband-Koordinatensystems wird an die Unterseite des Magnetbandes auf den Mittelpunkt eines beliebig gewählten Nordpol festgelegt. Wird die Referenzlage des Chips so gewählt, dass die x-Position des äußerst linken Hallensensors mit dem Nullpunkt des Magnetbandes zusammenfällt, so erhält man in Abhängigkeit von der Verschiebung  $x_d$  die in Bild 8 gezeigten Ausgangssignale. Diese weisen die gleiche Periodizität  $P$  wie das Magnetband auf und besitzen Nulldurch-

gänge beim Passieren der Nord- bzw. Südpole ( $V_{\sin}$ ) bzw. der Polübergängen ( $V_{\cos}$ ).

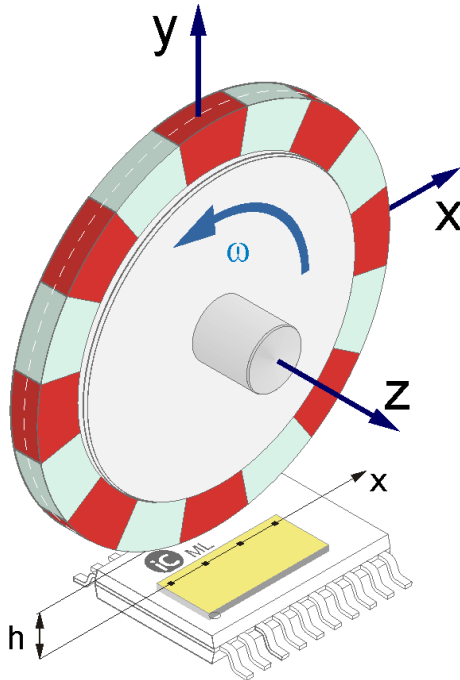


Bild 7: Abtastung eines Polrades am Umfang mit dem iC-ML

Der durch  $V_{\cos}$  und  $V_{\sin}$  definierte und als Lissajou-Figur darstellbare Zeiger rotiert entgegen des mathematischen Drehsinn bei Verschiebung des Chip in positive x-Richtung in Bezug zum Magnetband; entsprechend rotiert der Zeiger mit dem mathematischen Drehsinn, wenn das Magnetband in Bezug auf den Chip in positive x-Richtung bewegt wird.

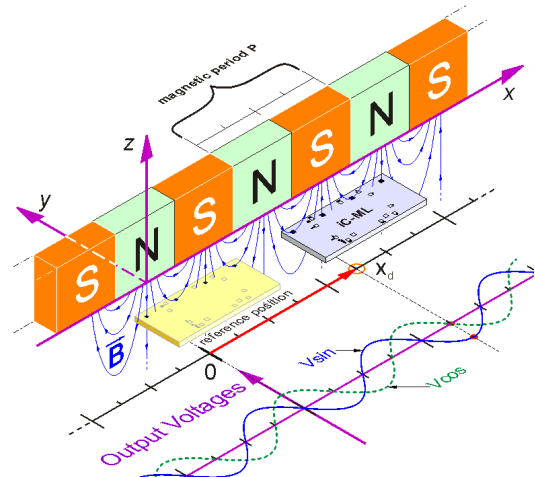


Bild 8: Ausgangssignale  $V_{\sin}$  und  $V_{\cos}$  in Abhängigkeit von der Chipposition

### Programmierung der Konfiguration

Der Baustein iC-ML kennt 28 Betriebsarten (siehe Tabelle Betriebsarten). Nach dem Einschalten des Bausteins oder nach dem Aufwecken aus der Betriebsart Standby durch ein Low-Signal am Pin NEN werden die Pegel an den dreiwertigen Konfigurationseingängen CFG1 bis CFG3 bewertet. Die Eingänge können mit GND verbunden werden (*low*), offen gelassen werden (*open*) und an VDD angeschlossen werden (*high*). Damit die Konfiguration korrekt erkannt wird, muss zwischen der Programmierung der Konfiguration und dem Aktivieren des Bausteins eine Vorbereitungszeit von mindestens  $t_p(\text{CFGx}) = 4 \mu\text{s}$  eingehalten werden. Während der Baustein aktiv ist, werden Signalwechsel an den Konfigurationseingängen ignoriert.

Werden in den Chain-Betriebsarten (Funktionsbeschreibung auf Seite 12) mehrere iC-ML in Reihe geschaltet, so ist zu beachten, dass der NEN-Eingang der Bausteine jeweils in verschiedenen Taktperioden auf *low* geschaltet wird und somit die Vorgabe der Pro-

grammierung außerhalb der aktiven Phase der Bausteine liegen muss.

Im Standby-Zustand sind die Ports alle Tri-State geschaltet, d.h. hochohmig. Lediglich in den Chain-Betriebsarten ist Port D aktiv *high*, um auch die nachfolgenden Bausteine zu deaktivieren.

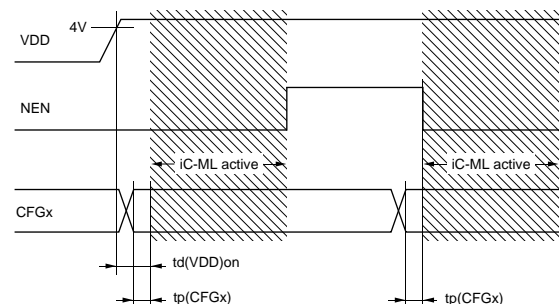


Bild 9: Programmierung der Konfiguration



### Betriebsarten

Betriebsart	NEN	CFG1	CFG2	CFG3	Port A	Port B	Port C	Port D	Aufl.	Bemerkung
Analog										
S-Sensor	low	low	low	low	PSIN	VREF	PCOS	GAIN		
D-Sensor	low	open	low	low	PSIN	NSIN	PCOS	NCOS		PRM
D-Sensor	low	high	low	low	PSIN	NSIN	PCOS	NCOS		
Linearausgang										
R-Sensor	low	low	open	low	VTRI	REFH	MSB	NERR	8	
	low	open	open	low	VTRI	REFH	MSB	GAIN	8	
	low	high	open	low	VSAW	REFH	REFL	NERR	8	
	low	high	open	high	VSAW	REFH	REFL	GAIN	8	
Chain-Betrieb										
AB-Chain	low	low	high	low	A	CLK	B	NENO	8	
D-Chain	low	open	high	low	PSIN/NSIN	CLK	PCOS/NCOS	NENO		
S-Chain	low	high	high	low	PSIN/VREF	CLK	PCOS/GAIN	NENO		
Inkr. ABZ										
ABZ 8-1	low	low	low	open	A	B	Z	NERR	8	AB=1
ABZ 8-0	low	open	low	open	A	B	Z	NERR	8	AB=0
ABZ 7-1	low	low	open	open	A	B	Z	NERR	7	AB=1
ABZ 7-0	low	open	open	open	A	B	Z	NERR	7	AB=0
ABZ 6-1	low	low	high	open	A	B	Z	NERR	6	AB=1
ABZ 6-0	low	open	high	open	A	B	Z	NERR	6	AB=0
ABZ 8-1	low	low	low	high	A	B	Z	NERR	8	AB=1, PRM
ABZ 8-0	low	open	low	high	A	B	Z	NERR	8	AB=0, PRM
ABZ 7-1	low	low	open	high	A	B	Z	NERR	7	AB=1, PRM
ABZ 7-0	low	open	open	high	A	B	Z	NERR	7	AB=0, PRM
ABZ 6-1	low	low	high	high	A	B	Z	NERR	6	AB=1, PRM
ABZ 6-0	low	open	high	high	A	B	Z	NERR	6	AB=0, PRM
Inkr. CLK										
CLK 8	low	high	low	open	NCLKUP	NCLKDN	NCLR	NERR	8	
CLK 6	low	high	high	open	NCLKUP	NCLKDN	NCLR	NERR	6	
DIR 8	low	high	low	high	NCLK	DIR	NCLR	NERR	8	
DIR 6	low	high	high	high	NCLK	DIR	NCLR	NERR	6	
Test (nur für iC-Haus interne Prüfzwecke)										
Test	low	high	open	open						Test
Standby										
	high	x	x	x	TRI	TRI	TRI	TRI <sup>1</sup>		

<sup>1</sup> In den Chain-Betriebsarten ist Port D aktiv *high* um die nachfolgenden Bausteine auch zu deaktivieren.

### Analoge Betriebsarten

Betriebsart	NEN	CFG1	CFG2	CFG3	Port A	Port B	Port C	Port D	Aufl.	Bemerkung
Analog										
S-Sensor	low	low	low	low	PSIN	VREF	PCOS	GAIN		
D-Sensor	low	open	low	low	PSIN	NSIN	PCOS	NCOS		PRM
D-Sensor	low	high	low	low	PSIN	NSIN	PCOS	NCOS		

In den analogen Betriebsarten stehen die Hallspannungen direkt analog an den Ausgangsports zur Verfügung. Die Sinus-/Cosinussignale werden chip-intern auf eine Amplitude von 1 V geregelt und auf einen DC-Wert von halber Versorgungsspannung (VREF) bezogen. Ein Abgleich der Signale ist wegen der Signalaufbereitung nicht nötig bzw. kann von einem extern angeschlossenen Interpolator durchgeführt werden.

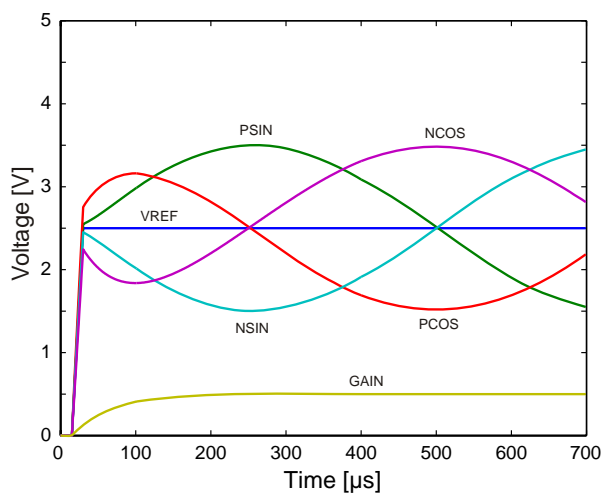


Bild 10: Ausgangssignale der analogen Betriebsarten nach dem Einschalten

#### Betriebsart S-Sensor

Nachdem der Baustein über NEN = low aktiviert wurde, wird der Sensor in den Arbeitspunkt geregelt. Alle Signale werden auf halbe Versorgungsspannung (VREF) bezogen. Dieses Potenzial ist in der S-Sensor Betriebsart an PORT B verfügbar. Port A und C geben die auf 2 V<sub>ss</sub> geregelten Sinus- und Cosinus-Hallspannungen aus. Eine Winkelberechnung kann aus dem Verhältnis zwischen Sinusspannung (Spannungsdifferenz PSIN zu VREF) und Cosinusspannung (Spannungsdifferenz PCOS zu VREF) durchgeführt werden. Der Baustein liefert einen Winkel, der über eine 360°-Bewegung des Magnetbandes eindeutig ist.

Das Signal GAIN lässt Rückschlüsse über den Arbeitspunkt des Sensors zu. Dieser wird von der Amplitude des Magnetfeldes, Versorgungsspannung des Sensors und der Temperatur beeinflusst. Je höher das GAIN-Potenzial ist, desto mehr müssen die Hallspannungen verstärkt werden; das externe Magnetfeld ist kleiner. Außer die Magnetisierungsrichtung des Magnetbandes zu erfassen, ließe sich über das GAIN-Signal auch der Abstand zwischen Magnet und Sensor beurteilen. Reicht die Verstärkung nicht aus, um die Hallspannungen auf 2 V<sub>ss</sub> zu verstärken, läuft die Regelung in den oberen Anschlag und die Amplitude ist kleiner.

Eine Justage des Magnetbandes kann anhand des GAIN-Signals durchgeführt werden. Stimmt die Lage des Magnetbandes mit dem Sensors iC-ML überein, so hat das GAIN-Signal keine Oberwellen. Ein dejustierter Sensor muss bewegungabhängig den Arbeitspunkt nachregeln, das GAIN-Signal variiert in der Amplitude. Um den Sensor zum Magnetband zu justieren, ist dieser in y- und z-Richtung so zu verschieben, dass das GAIN-Signal möglichst wenig nachregeln muss.

#### Betriebsart D-Sensor

In der Betriebsart D-Sensor stehen differenzielle Sinus- (Pin A und Pin B) und Cosinus-Signale (Pin C und Pin D) am Ausgang bereit, d. h. im Vergleich zur S-Sensor Betriebsart stehen auch die invertierten Hallsignale an den Ports bereit. Der Vorteil dieser Betriebsart ist die doppelt so große Signalamplitude der differenziellen Hallspannungen sowie die Unabhängigkeit von der Referenzspannung VREF. Die Winkelberechnung wird nun über das Verhältnis der Differenz von PSIN zu NSIN und der Differenz von PCOS zu NCOS durchgeführt.

Die D-Sensor-Betriebsart gibt es zusätzlich mit einer reduzierten Stromaufnahme (PRM, Power Reduced Mode). Der Hallsensor wird in dieser Betriebsart seltener bestromt, wodurch die Stromaufnahme sinkt. Zu beachten ist, dass in dieser Betriebsart die maximale Eingangsfrequenz ebenfalls um den Faktor 2 sinkt.

### Widerstands-Betriebsarten

Betriebsart	NEN	CFG1	CFG2	CFG3	Port A	Port B	Port C	Port D	Aufl.	Bemerkung
Linearausgang										
R-Sensor	low	low	open	low	VTRI	REFH	MSB	NERR	8	
	low	open	open	low	VTRI	REFH	MSB	GAIN	8	
	low	high	open	low	VSAW	REFH	REFL	NERR	8	
	low	high	open	high	VSAW	REFH	REFL	GAIN	8	

#### Betriebsart R-Sensor

In der Betriebsart R-Sensor lässt sich der Abgriff eines integrierten Widerstandsteilers über das extern angelegte Magnetfeld bestimmen ("Potentiometer-Ersatz"). Chip-intern wird eine Sinus-Digitalwandlung mit einer Auflösung von 8 Bit durchgeführt. Der resultierende Absolutwert wählt einen der 256 Abgriffe der Widerstandskette aus.

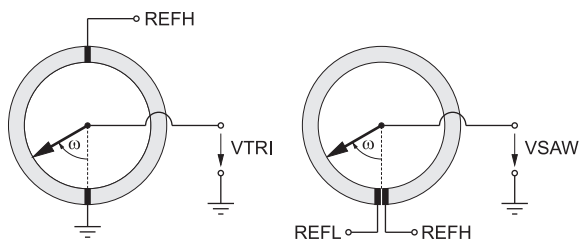


Bild 11: Potentiometer-Ersatzschaltbild für Betriebsart R-Sensor

In den Betriebsarten mit VSAW-Sägezahnspannung an Port A wird der Winkel in eine lineare Spannung zwischen den Grenzen REFH und REFL an den Ports B bzw. C gewandelt (vgl. Bild 12). Die integrierte Widerstandskette liegt direkt an den Ports an, so dass auch die Grenzen REFH und REFL vertauscht werden können. Je nach gewählter Betriebsart stehen an Port D entweder das GAIN-Signal zur Verfügung oder ein Fehlersignal NERR, das die Amplitude überwacht. Beträgt die Amplitude mindestens 70 %, ist das Fehlersignal NERR = *high*; sinkt die Amplitude unter 50 % der Soll-Amplitude, dann geht NERR auf aktiv *low*.

Die Betriebsarten mit VTRI-Dreiecksspannung bieten ein über eine volle 360°-Drehung stetiges analoges Ausgangssignal. Zwischen erster und zweiter Halbumdrehung kann mit dem Signal MSB unterschieden werden. Die Grenzen der Dreiecksspannung liegen zwi-

schen REFH und GND. Ebenfalls wie in der VSAW-Betriebsart stehen das GAIN- bzw. das NERR-Signal zur Verfügung.

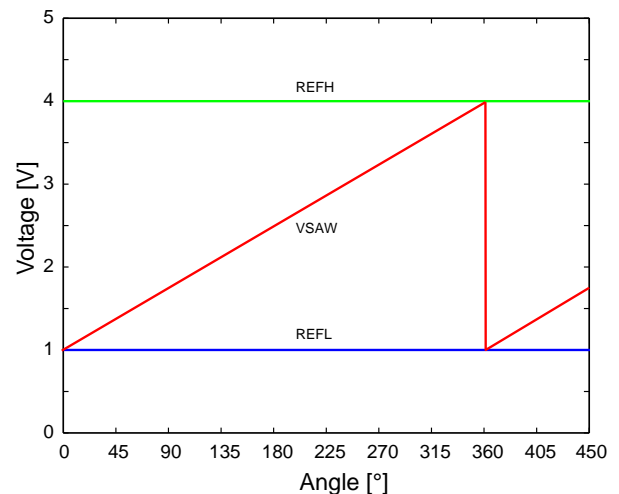


Bild 12: Betriebsart R-Sensor mit Sägezahnspannung VSAW

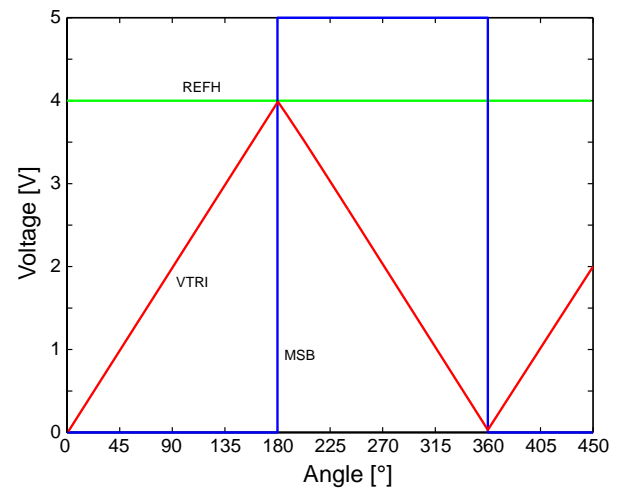


Bild 13: Betriebsart R-Sensor mit Dreiecksspannung VTRI

**Betriebsarten: AB-Chain, D-Chain und S-Chain**

Betriebsart	NEN	CFG1	CFG2	CFG3	Port A	Port B	Port C	Port D	Aufl.	Bemerkung
Chain-Betrieb										
AB-Chain	low	low	high	low	A	CLK	B	NENO	8	
D-Chain	low	open	high	low	PSIN/NSIN	CLK	PCOS/NCOS	NENO		
S-Chain	low	high	high	low	PSIN/VREF	CLK	PCOS/GAIN	NENO		

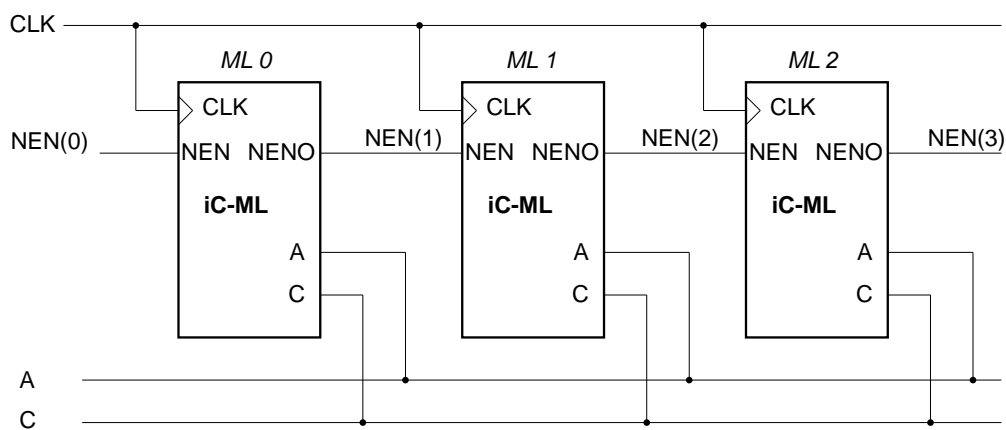


Bild 14: Chain-Betriebsarten des iC-ML

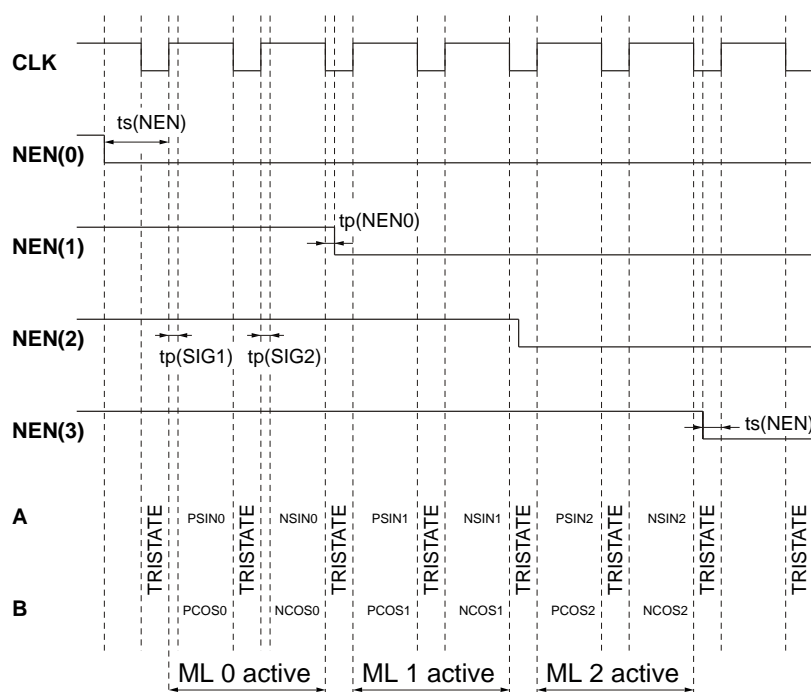


Bild 15: Signalverläufe in der Betriebsart D-Chain.

In den Chain-Betriebsarten lassen sich mehrere Bausteine iC-ML in einer Kette (siehe Bild 14) verschalten, wobei alle Bausteine mit einer gemeinsamen CLK-Leitung (Pin B) verbunden werden. Der NEN-Eingang wird synchron zur steigenden CLK-Flanke ausgewertet. Wenn der NEN-Eingang auf *low* geschaltet wird, ist der Baustein in der/den folgenden CLK-Periode(n) aktiv. Um eine Kaskadierung der Bausteine zu ermöglichen, wird am Ausgangspin NENO (Pin D) ein verzögertes Freigabesignal erzeugt, mit dem der folgende Baustein aktiviert werden kann. Wenn der NEN-Eingang des ersten Bausteins der Kette auf High-Pegel zurückgesetzt wird, so werden alle Bausteine der gesamten Kette deaktiviert. Die Busleitungen A (Pin A) und C (Pin C) werden mit Tri-State-Ausgangsstufen angesteuert, die sowohl für  $NEN = high$  und für  $CLK = low$  sowie auch nach der zweiten steigenden CLK-Flanke hochohmig sind.

#### Betriebsart AB-Chain

In der Betriebsart AB-Chain werden zwei digitale A/B-Inkrementalsignale an den Pins A und C erzeugt. Die beiden Rechtecksignale haben in Abhängigkeit von der Bewegungsrichtung eine Phasenverschiebung von  $+90^\circ$  oder  $-90^\circ$ . Nach einem CLK-Takt wird zum nächsten Baustein in der Kette weitergeschaltet. Die fallende CLK-Flanke deaktiviert dabei den Baustein (z. B. ML 1 aus Bild 14) und aktiviert den folgenden Baustein (ML 2) durch ein Low-Signal an dessen NEN-Eingang. Nach der Aktivierung eines Bausteins werden die beiden Busleitungen A (Pin A) und B (Pin C) zunächst auf Low-Pegel (vergleiche hierzu Bild 15) geschaltet. Danach erfolgt die Ausgabe der Inkrementalsignale, beginnend ab der Nullposition. Die Busleitungen verbleiben im Fehlerfall auf Low-Pegel.

#### Betriebsart D-Chain

In der Betriebsart D-Chain werden differenzielle Sinus- und Cosinus-Signale an den Pins A und B erzeugt. In der ersten Taktphase werden die Signale PSIN und PCOS auf den Bus gegeben, in der zweiten Taktphase sind die Signale NSIN und NCOS auf dem Bus (siehe Bild 15). In dieser Betriebsart ist somit jeder Baustein für zwei Taktphasen aktiv. In der ersten Taktphase werden zunächst die nichtinvertierten Sinus- (Pin A) und

Cosinus-Signale (Pin C) auf den Bus gegeben, in der zweiten Taktphase folgen auf die positive CLK-Flanke die invertierten Signale. Die fallende CLK-Flanke im zweiten Takt deaktiviert den Baustein und aktiviert den folgenden Baustein durch ein Low-Signal an dessen NEN-Eingang.

#### Betriebsart S-Chain

In der Betriebsart S-Chain werden in der ersten Taktphase die nichtinvertierten Sinus- (Pin A) und Cosinus-Signale (Pin C) auf den Bus gegeben, im nächsten Takt folgen mit der positiven CLK-Flanke der Mittelwert VREF (Pin A) der beiden Signale und das Verstärkungssignal GAIN (Pin C). Jeder Baustein ist somit für zwei Taktphasen aktiv. Die fallende CLK-Flanke im zweiten Takt deaktiviert den Baustein und aktiviert den folgenden Baustein durch ein Low-Signal an dessen NEN-Eingang.

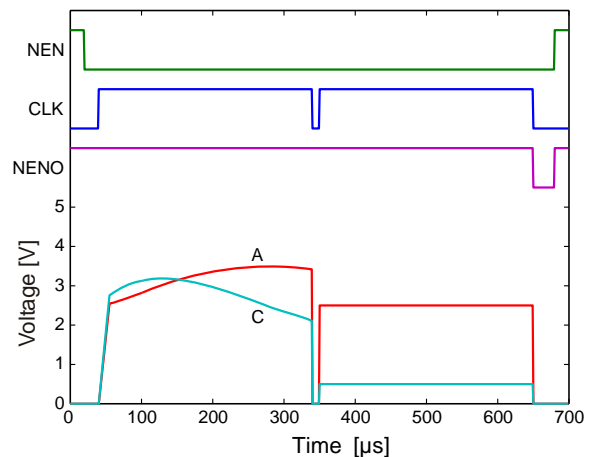


Bild 16: Bussignale und Steuersignale in S-Chain Betriebsart

Mit dem Signal VREF können die Sinus-/Cosinus-Signale bewertet werden. Das Signal GAIN (Pin D) spiegelt die interne Verstärkung (siehe Kenndaten Nr. 207) des iC-ML wieder und kann zur Bewertung der Signalhöhe des internen Hall-Sensors benutzt werden. Ebenfalls kann das GAIN-Signal zur Justage des Systems herangezogen werden.

### Inkrementale ABZ-Betriebsarten

Betriebsart	NEN	CFG1	CFG2	CFG3	Port A	Port B	Port C	Port D	Aufl.	Bemerkung
Inkr. ABZ										
ABZ 8-1	low	low	low	open	A	B	Z	NERR	8	AB=1
ABZ 8-0	low	open	low	open	A	B	Z	NERR	8	AB=0
ABZ 7-1	low	low	open	open	A	B	Z	NERR	7	AB=1
ABZ 7-0	low	open	open	open	A	B	Z	NERR	7	AB=0
ABZ 6-1	low	low	high	open	A	B	Z	NERR	6	AB=1
ABZ 6-0	low	open	high	open	A	B	Z	NERR	6	AB=0
ABZ 8-1	low	low	low	high	A	B	Z	NERR	8	AB=1, PRM
ABZ 8-0	low	open	low	high	A	B	Z	NERR	8	AB=0, PRM
ABZ 7-1	low	low	open	high	A	B	Z	NERR	7	AB=1, PRM
ABZ 7-0	low	open	open	high	A	B	Z	NERR	7	AB=0, PRM
ABZ 6-1	low	low	high	high	A	B	Z	NERR	6	AB=1, PRM
ABZ 6-0	low	open	high	high	A	B	Z	NERR	6	AB=0, PRM

Der Baustein iC-ML besitzt einen 8 Bit Sinus-Digital-Wandler, der die Sinus-Cosinus Sensorsignale in einen digitalisierten Winkel umwandeln kann. Dieser Winkel wird inkremental an den Ports zur Verfügung gestellt. Das Signal Z ist immer *high*, wenn der Winkel 0° interpoliert wird, ansonsten ist das Signal *low*. In allen inkrementalen Betriebsarten steht das Fehlersignal NERR zur Verfügung, um den Zählwert hinsichtlich der Plausibilität überprüfen zu können. Bei einer Amplitude kleiner 50% der Sollamplitude geht das Fehlersignal auf *low*; bei einer Amplitude größer 70% wird das Fehlersignal zurückgenommen, d. h. auf *high* gesetzt.

Die Anzahl der Flanken pro Magnetperiode lässt sich in drei Stufen wählen. Es kann zwischen einer Auflösung von 6 Bit (64 Flanken pro Periode), 7 Bit (128 Flanken) oder 8 Bit (256 Flanken) gewählt werden. Das Wandelverfahren ist verzählsicher, d. h. es werden garantiert alle Flanken bis zur aktuellen Linearposition ausgegeben, solange die Eingangsfrequenz kleiner der maximalen Zählfrequenz liegt.

Zu allen inkrementalen Auflösungen existiert ein stromsparender Modus (PRM, Power Reduced Mode). Der Hall-Sensor wird nur zeitweise bestromt, wodurch die Stromaufnahme sinkt. In diesen Modi ist die maximale Eingangsfrequenz um den Faktor 2 niedriger.

Die Betriebsarten lassen sich hinsichtlich der Pegel der AB-Signale beim Z-Impuls unterscheiden. Im Modus AB = 1 ist das Signal A = *high* und das Signal B = *high* während Z auch *high* ist beim Nullwinkel. Hingegen ist beim Modus AB = 0 das Signal A sowie das Signal B *low* wenn das Z-Signal *high* ist.

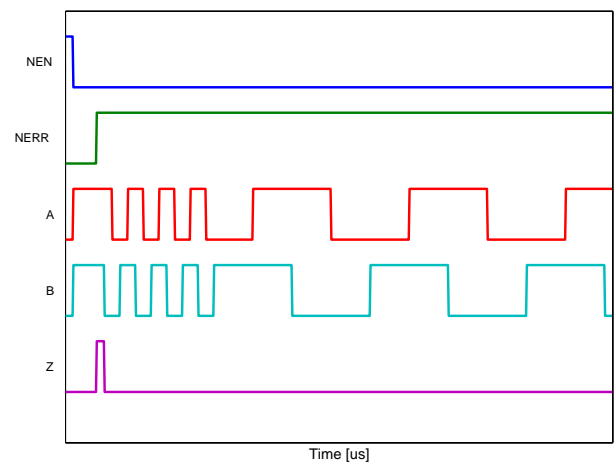


Bild 17: Inkrementalsignale nach dem Einschalten, vorwärtszählend

Zunächst wird das Verhalten des Sensors beim Einschalten beschrieben, wenn der Sensor sich relativ zum Magnetband in positive x-Richtung bewegt. (Bild 17). Nach dem Einschalten des Sensors über NEN = *low* sucht der Sensor seinen Arbeitspunkt. Sind 70% der Sollamplitude erreicht, wird das Fehlersignal zurückgenommen. Der Fehlerstatus wird während dieser Phase auch über die Bedingung Signal A und B gleich *high* und Z gleich *low* gemeldet. Im fehlerfreien Zustand ist Z immer *high* während der Nullposition. Der Baustein iC-ML sucht weiter seinen Arbeitspunkt, indem er mit maximaler Zählfrequenz die Stellung des externen Magnetfeldes über das inkrementale Interface ausgibt. Ist die aktuelle Position erreicht, folgt der Baustein in Echtzeit einem veränderten Eingangssignal. Die Flankenfrequenz ist also das 256-fache der Bewegungsfrequenz des Magnetbandes bei einer eingestellten Auflösung von 8 Bit. Kommt eine (aufsteigen-

de) Flanke an B zeitlich vor einer (aufsteigenden) Flanke an A, bedeutet dies, dass sich der Zählerwert erhöht hat. Tritt jedoch die Flanke an A vor der Flanke an B auf, so entspricht dies einem verringerten Absolutwert.

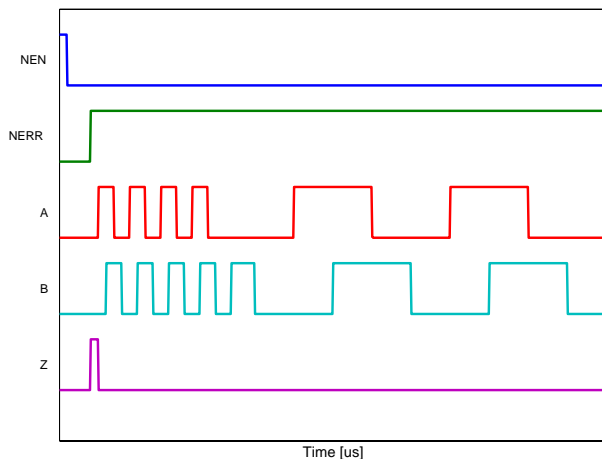


Bild 18: Inkrementalsignale nach dem Einschalten, rückwärtszählend

Der Baustein fängt immer beginnend von der Nullposition (Nullwinkel) an möglichst schnell die Absolutposition zu finden. Entspricht die aktuelle Position einem Absolutwinkel zwischen  $0^\circ$  und  $180^\circ$ , dann zählt der Baustein vorwärts zum Arbeitspunkt, ist der entsprechende Absolutwinkel hingegen zwischen  $180^\circ$  und  $360^\circ$ , dann zählt er zuerst rückwärts. Durch Mitzählen aller Flanken nach dem Einschalten kann die Absolutposition ermittelt werden. Dazu muss entsprechend der gewählten Auflösung eine gewisse Zeit abgewartet werden, die dem Einschwingen des Sensors bis zum Löschen des Fehlerbits entspricht, zuzüglich der Zeit zum Zählen bis zur Absolutposition. Bei einer Auflösung von 8 Bit entspricht dies beispielsweise  $100 \mu\text{s}$  zum Einschwingen des Sensors plus  $128 \text{ mal } 4 \mu\text{s}$  zum Zählen zur Absolutposition, wenn der entsprechende Winkel  $180^\circ$  beträgt. Spätestens nach  $612 \mu\text{s}$  steht also die Absolutposition zur Verfügung.

In Bild 18 ist ein Beispiel für das Verhalten der inkrementalen Schnittstelle gegeben, bei dem zunächst rückwärts zur Absolutposition gezählt wird und dann der Sensor sich vorwärts bewegt und mit der entsprechenden Frequenz folgt. Das Z-Signal ist synchron zu A und B gleich *low*.

### Inkrementale CLK-Betriebsarten

Betriebsart	NEN	CFG1	CFG2	CFG3	Port A	Port B	Port C	Port D	Aufl.	Bemerkung
Inkr. CLK										
CLK 8	low	high	low	open	NCLKUP	NCLKDN	NCLR	NERR	8	
CLK 6	low	high	high	open	NCLKUP	NCLKDN	NCLR	NERR	6	
DIR 8	low	high	low	high	NCLK	DIR	NCLR	NERR	8	
DIR 6	low	high	high	high	NCLK	DIR	NCLR	NERR	6	

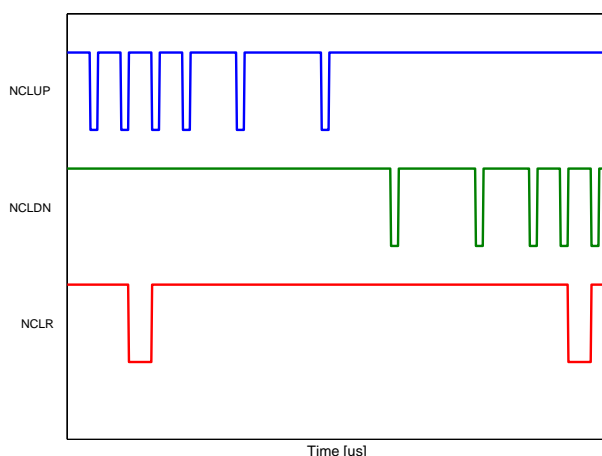


Bild 19: Betriebsart CLK-INC

### Betriebsart CLK-INC

In der Betriebsart CLK-INC stehen für das Aufwärts- und Abwärtszählen der Absolutposition zwei unterschiedliche Zählsignale zur Verfügung. In Abhängigkeit von der Bewegungsrichtung wird dabei entweder das Signal NCLKUP (Pin A) für das Heraufzählen oder das Signal NCLKDN (Pin B) für das Herunterzählen gepulst, wobei das jeweils andere Signal auf *high* verbleibt. Die Nullposition wird mit der NCLR Indexspur angezeigt, der als asynchroner Reset für einen externen Zähler dienen kann.

Bild 19 zeigt das Verhalten iC-ML im CLK-INC Modus zunächst während des Hochzählens über die Nullposition hinweg, dann eine Bewegungsrichtungsumkehr und ein Herunterzählen bis hinab zur Nullposition.

Diese Betriebsart ermöglicht den Betrieb von externen Binärzählbausteinen (z. B. 74HC/HCT193), bei denen das Signal NCLR (Pin C) zum Zurücksetzen des Zählers benutzt wird. Bei einer steigenden Flanke des Taktsignals NCLKUP und einem High-Pegel an NCLKDN wird der Zählerstand inkrementiert, wohingegen bei einer steigenden Flanke des Taktsignals NCLKDN und einem High-Pegel an NCLKUP der Zählerstand dekrementiert wird. Zwei 4-Bit-Zähler können kaskadiert werden, um einen vollen 8-Bit-Zähler zu erhalten.

(Pin B) gibt dabei die Bewegungsrichtung an. Diese Betriebsart ermöglicht den Betrieb von externen Binärzählbausteinen (z. B. 74HC/HCT191), bei denen das Signal NCLR (Pin C) zum Zurücksetzen des externen Zählers benutzt wird. Bei einer steigenden Flanke von CLK wird der Zählerstand je nach Wert des Signals DIR auf- oder abwärts gezählt. Ein Low-Pegel an DIR bedeutet ein Aufwärtszählen, ein High-Pegel ein Abwärtszählen. In nachstehendem Bild ist zunächst ein Auf-, dann ein Abwärtszählen jeweils über die Nullposition dargestellt.

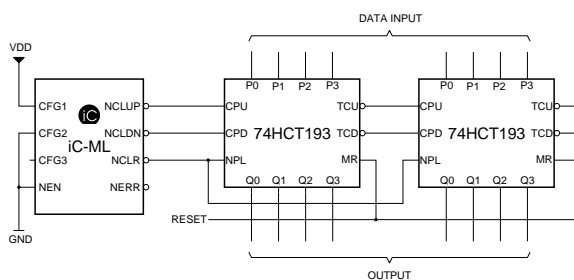


Bild 20: iC-ML mit Binärzähler 74HCT193

### Betriebsart DIR-INC

In der Betriebsart DIR-INC erzeugt eine Positionsänderung für beide Bewegungsrichtungen einen Ausgangspuls für das Signal CLK (Pin A). Das Signal DIR

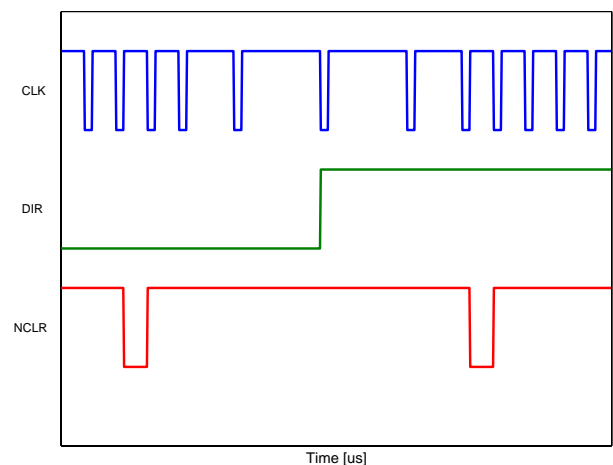


Bild 21: Betriebsart DIR-INC

iC-Haus behält sich ausdrücklich das Recht vor, seine Produkte und/oder Spezifikationen zu ändern. Über erfolgte Änderungen und Ergänzungen zu den jeweils aktuellen Spezifikationen im Internet auf unserer Homepage [www.ichaus.de/infoletter](http://www.ichaus.de/infoletter) informiert ein Infoletter, der automatisch erzeugt und als E-Mail an eingetragene Nutzer verschickt wird.

Ein Nachdruck dieser Spezifikation – auch auszugsweise – ist nur mit unserer schriftlichen Zustimmung und unter genauer Quellenangabe zulässig.

Die angegebenen Daten dienen ausschließlich der Produktbeschreibung. Dies gilt insbesondere auch für die angegebenen Verwendungsmöglichkeiten/Einsatzbereiche des Produktes.

Eine Garantie hinsichtlich der Eignung oder Zuverlässigkeit des Produktes für die konkret vorgesehene Verwendung wird von iC-Haus nicht übernommen.

iC-Haus überträgt an dem Produkt kein Patent, Copyright oder sonstiges Schutzrecht.

Für die Verletzung etwaiger Patent- und/oder sonstiger Schutzrechte Dritter, die aus der Ver- oder Bearbeitung des Produktes und/oder der sonstigen konkreten Verwendung des Produktes resultieren, übernimmt iC-Haus keine Haftung.

Unsere Entwicklungen, IPs, Schaltungsprinzipien und angebotenen Integrierten Schaltkreise sind grundsätzlich geeignet, naheliegend und vorgesehen für einen zweckentsprechenden Einsatz in technischen Applikationen, z. B. in Geräten und Systemen und in beliebigen technischen Einrichtungen, soweit sie nicht bestehende Schutzrechte verletzen. Prinzipiell sind die Verwendungsmöglichkeiten technisch nicht beschränkt und beziehen sich beispielsweise auf Produkte des Warenverzeichnisses für die Außenhandelsstatistik, Ausgabe 2008 und folgende, jährlich herausgegeben vom Statistischen Bundesamt, Wiesbaden, oder auf ein beliebiges Produkt des Produktkatalogs der Hannover-Messe 2007 und folgender.

Eine zweckentsprechende Applikation unserer veröffentlichten Entwicklungen verstehen wir als Stand der Technik, die nicht mehr als erfinderisch im Sinne des Patentgesetzes gelten kann. Unsere expliziten Applikationshinweise sind nur als Ausschnitt der möglichen, besonders vorteilhaften Anwendungen zu verstehen.



**BESTELLINFORMATION**

Typ	Gehäuse	Bestellbezeichnung
iC-ML iC-ML Evaluationsboard	TSSOP20 -	iC-ML TSSOP20 iC-ML EVAL ML1D

Technischen Support und Auskünfte über Preise und Lieferzeiten geben:

**iC-Haus GmbH**  
Am Kuemmerling 18  
55294 Bodenheim

**Tel.: (0 61 35) 92 92-0**  
**Fax: (0 61 35) 92 92-192**  
**Web: <http://www.ichaus.com>**  
**E-Mail: [sales@ichaus.com](mailto:sales@ichaus.com)**

**Autorisierte Distributoren nach Region: [http://www.ichaus.de/sales\\_partners](http://www.ichaus.de/sales_partners)**